

# 山东大学

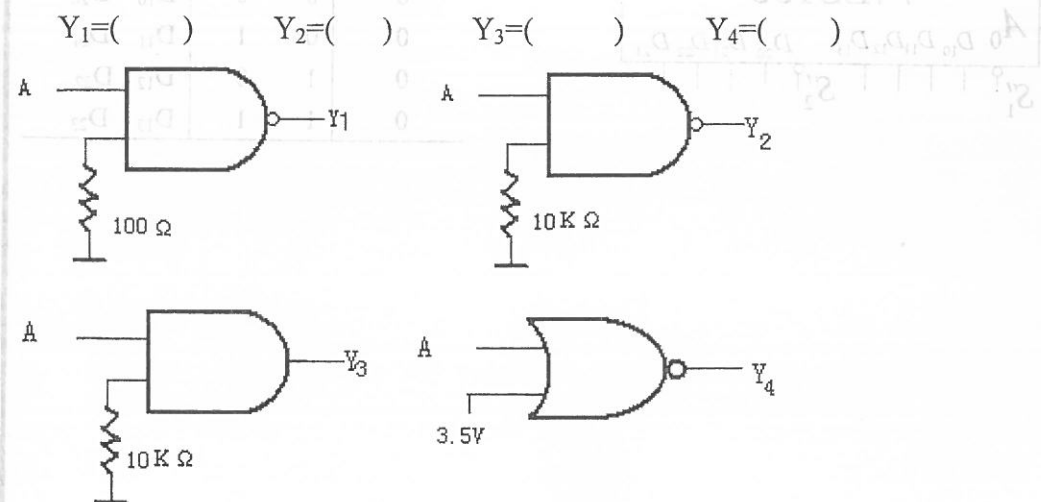
## 二〇一五年招收攻读硕士学位研究生入学考试试题

科目代码 831 科目名称 数字电路

(答案必须写在答卷纸上, 写在试题上无效)

### 一、填空题 (共 35 分)

- 1、 $(2B)_{16} = ( )_2 = ( )_8 = ( )_{10} = ( )_{8421BCD}$   
 2、以“1”和“0”分别代表高、低电平, 试给出下图各电路的输出 (图中均为 TTL 门电路)。



- 3、要实现线与功能, 应使用 ( ) 门。  
 4、( ) 个输入变量共有 8 个最大项, 全体最大项之积为 ( )。  
 5、RAM 电路通常由 ( )、( )、( ) 三部分组成。  
 6、在 CLK 作用下, 欲使 D 触发器具有  $Q^* = Q'$  的功能, 其 D 端应接 ( )。  
 7、A/D 转换的几个步骤是 ( )。

### 二、简答题 (共 15 分, 共 3 个题, 每题 5 分, 要有解题过程)

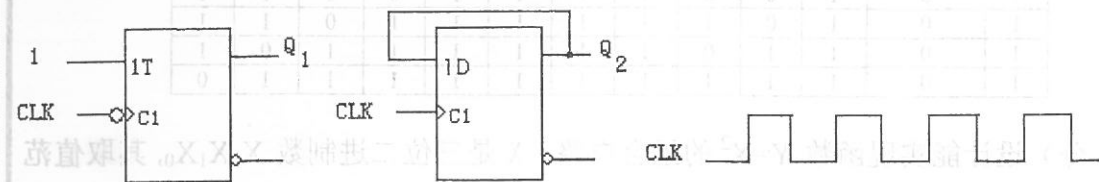
- 1、用公式法将函数化为最简与或式

$$F = AB + AC + A'B + BC'$$

- 2、用图形法化简函数为最简与或式,  $\sum d$  为约束项之和。

$$F(A, B, C, D) = \sum m(0,1,2,3,6,8) + \sum d(10,11,12,13,14,15)$$

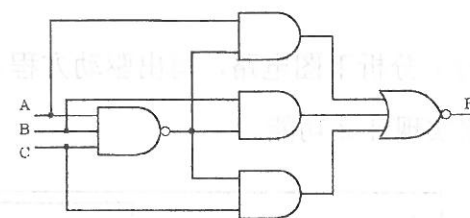
- 3、各触发器的初始状态皆为 0, 试画出在 CLK 信号连续作用下各触发器输出端的电压波形。



### 三、综合题 (共 100 分, 共 8 个题)

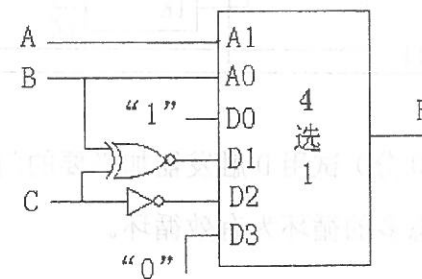
- 1、(10 分) 组合电路如图所示。

- (1) 写出 F 的逻辑表达式 (化为与或式)。  
 (2) 列出真值表。



- 2、(10 分) 分析图示逻辑电路, 求输出  $F_{(A,B,C)}$  的标准与或式。4 选 1 数据选择器的功能表如图所示。

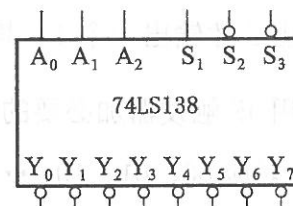
A1	A0	F
0	0	D0
0	1	D1
1	0	D2
1	1	D3



- 3、(15 分) 用一片 3 线—8 线译码器 74LS138 和其它必要的门电路设计一个多输出的组合电路。要求写出设计过程, 画出连线图。输出的逻辑函数为:

$$Z_1 = A'B' + BC' + ABC$$

$$Z_2 = A'C + BC + AC'$$

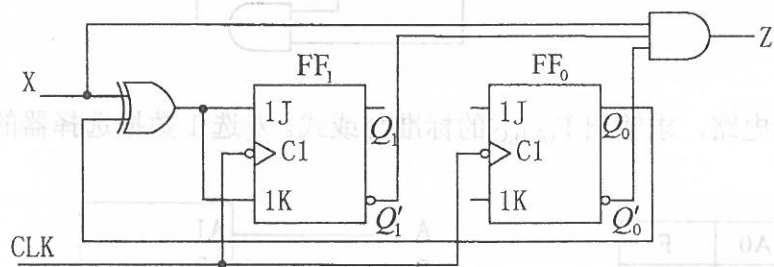


74LS138 的逻辑符号和功能表如图。

输入					输出							
S <sub>1</sub>	S <sub>2</sub> ' + S <sub>3</sub> '	A <sub>2</sub>	A <sub>1</sub>	A <sub>0</sub>	Y <sub>0</sub> '	Y <sub>1</sub> '	Y <sub>2</sub> '	Y <sub>3</sub> '	Y <sub>4</sub> '	Y <sub>5</sub> '	Y <sub>6</sub> '	Y <sub>7</sub> '
0	X	X	X	X	1	1	1	1	1	1	1	1
X	1	X	X	X	1	1	1	1	1	1	1	1
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0

4、(15分) 设计能实现函数  $Y=X^2$  的组合电路, X 是三位二进制数  $X_2X_1X_0$ , 其取值范围是 0~5 的正整数, 要求用与非门实现 (要有设计和化简过程, 不必画出逻辑图)。

5、(10分) 分析下图电路, 写出驱动方程, 状态方程, 画出状态转换图、时序图, 并判断电路实现什么功能。



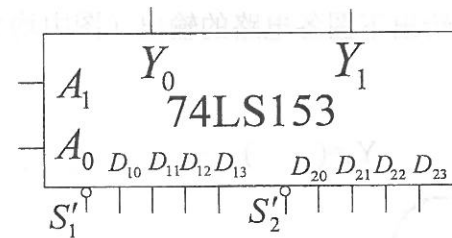
6、(10分) 试用 D 触发器加必要的门电路设计一个能自启动的 3 位扭环形计数器。要求状态多的循环为有效循环。

7、(15分) 设计一同步时序电路。输入  $X_1$  和  $X_2$  在同一时刻不能都为 1, 只有当  $X_2$  始终为 0, 而  $X_1$  已断续或连续输入三个或三个以上的 1 以后,  $X_2$  接着输入一个 1 时, 电路的输出 Z 才输出一个 1。其他情况下, Z 为 0。  $X_2$  每输入 1 时, 电路都返回初始状态。请用 JK 触发器加必要的门电路实现之。(状态编号按二进制顺序, 即: 0、1、2、..... 对应 00、01、10、.....)

8、(15分) 设计一可控同步四进制可逆计数器, 其由输入  $X_1, X_2$  控制的功能表如表 a 所示, 限定用 D 触发器、双四选一数据选择器 74LS153 (管脚图、功能表如下) 和必要的门电路实现。

表 a

X <sub>1</sub>	X <sub>2</sub>	功能
0	0	保持
0	1	减计数
1	0	加计数
1	1	不允许出现



使能端	逻辑输入		输出	
S <sub>1</sub> ' (S <sub>2</sub> ' )	A <sub>1</sub>	A <sub>0</sub>	Y <sub>1</sub>	Y <sub>2</sub>
×	×	×	0	0
0	0	0	D <sub>10</sub>	D <sub>20</sub>
0	0	1	D <sub>11</sub>	D <sub>21</sub>
0	1	0	D <sub>12</sub>	D <sub>22</sub>
0	1	1	D <sub>13</sub>	D <sub>23</sub>